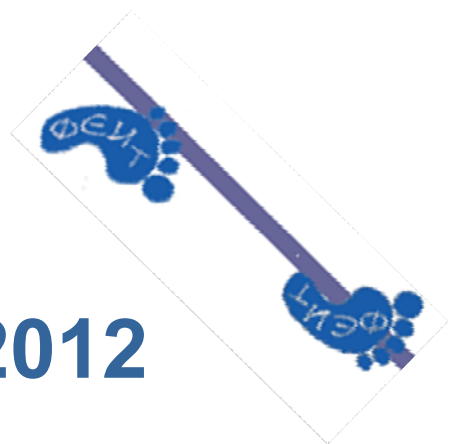




Факултет за електротехника и
информациски технологии



Code@FEIT 2012

Доц. д-р Марија Календар



Институт за компјутерска техника и информатика



Програмирање?

- Програмски јазик?





Програмирање?

• Програма?

Java

```
import javax.swing.JOptionPane;

public class Hello
{
    public static void main(String[] args)
    {
        JOptionPane.showMessageDialog(null, "Hello, world!");
    }
}
```

Pascal

```
begin
    write('Hello, world!')
end.
```

ASP

```
<% Response.Write("Hello, world!") %>
```

ANSI C

```
#include <stdio.h>

int main(void) {
    printf("Hello, World!\n");

    return 0;
}
```

DEC PDP-8

```
bdos equ 0005H ; BDOS entry point
start: mvi c,9 ; BDOS function: output string
        lxi d,msg$ ; address of msg
        call bdos
        ret ; return to CCP

msg$: db 'Hello, world!$'
end start
```



Програмирање?

• Алгоритам?

Пример – мијење коса

Чекор 1: намокри ја косата

Чекор 2: стави шампон

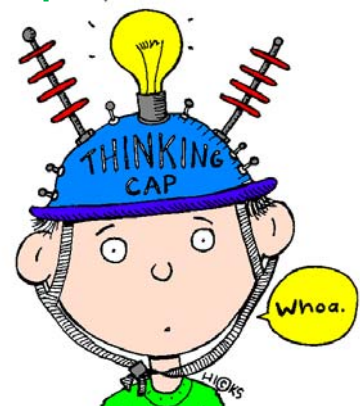
Чекор 3: направи пена

Чекор 4: измиј

Чекор 5: повтори



- Чекори/операции
- Редослед
- Недвосмисленост
- Извршување/следење
- Резултат
- Конечно време

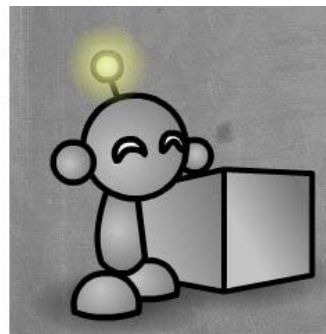




Програмирање?

• Инженер?

- Знаење
- Размислување
- САМОДОВЕРБА



• Програмер?



Компјутерски технологии и инженерство - КТИ





КТИ

- 4 годишни студии
- Задолжителни и голем број изборни предмети
- **Дипломиран инженер** по електротехника и информациски технологии
- Според дефиницијата на ACM и IEEE Computer Society:

Computer engineering is a discipline that integrates several fields of **electrical engineering** and **computer science** required to develop computer systems.



КТИ

- **Стектати вештини**

- Проектирање и реализација на **компјутерски системи** за различни и специфични намени;
- Проектирање и реализација на **процесори** за генерална и посебна намена;
- Проектирање и реализација на **систем во чип**;
- **Администрирање** и користење на **оперативни системи**, **бази на податоци** и на комплетни компјутерски системи;
- Проектирање и реализација на **софтверски серверски околин**и и апликации;
- Анализа и развој на **безбедносни** и **безбедни** компјутерски системи;



КТИ

- **Стектати вештини**

- Проектирање и реализација на **жичани и безжични компјутерски мрежи**: комуникации, протоколи, безбедност
- Проектирање и реализација на **оперативни системи и модули за мобилни уреди**;
- Анализа и развој на **интелигентни мрежи**;
- Познавање на **компјутерски и компјутеризирани мерни системи**;
- Проектирање и реализација на **системи за мерења и управување на различни индустриски процеси**.



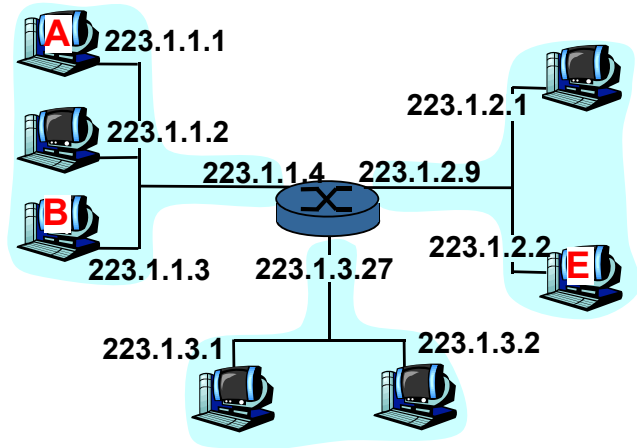
Лаборатории



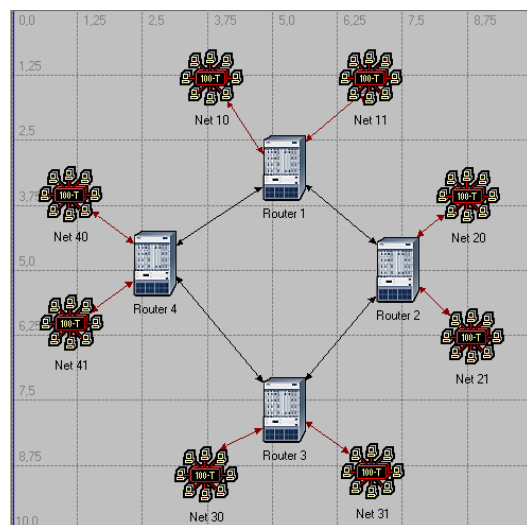
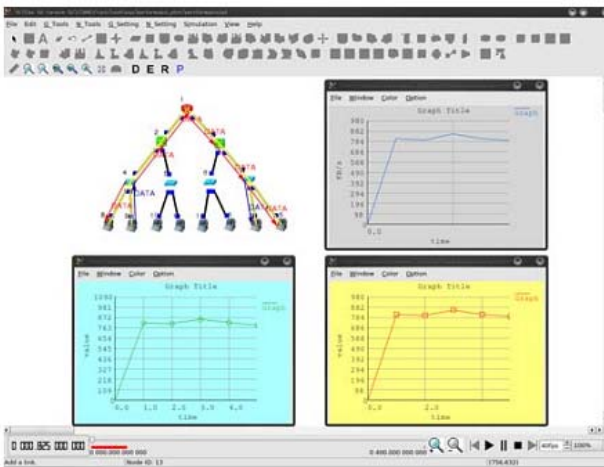


Компјутерски мрежи

- Жичани мрежи
- Безжични мрежи
- Рутирање

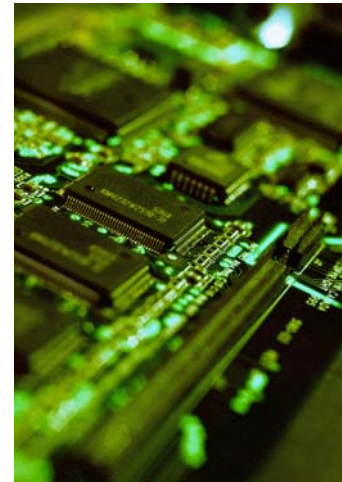
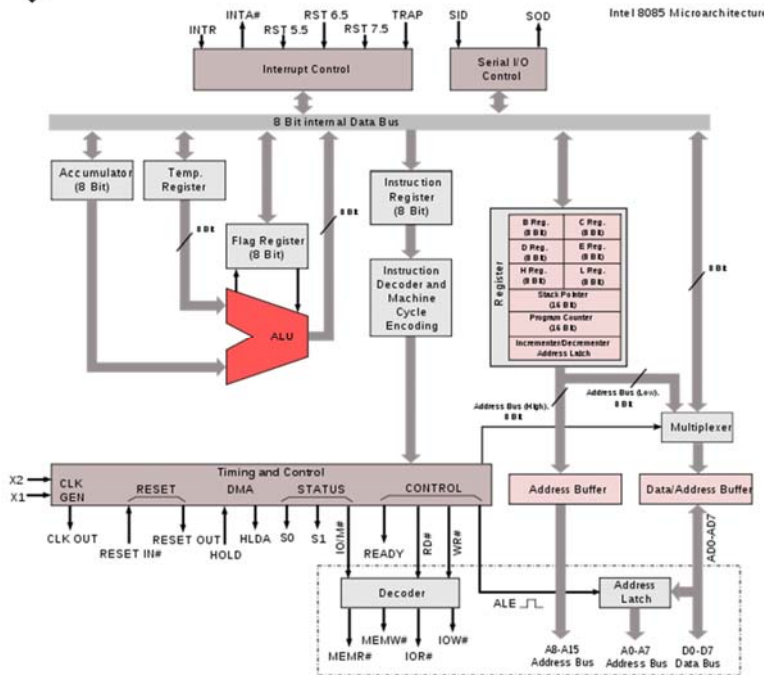


Мрежни симулатори

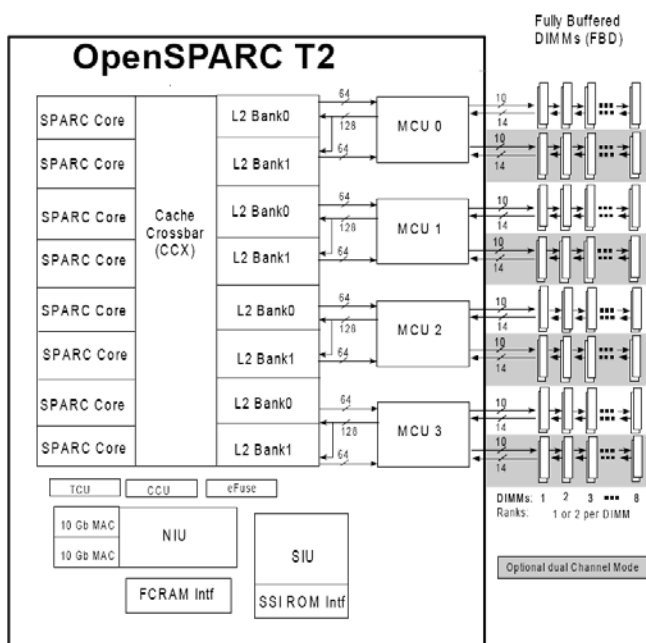


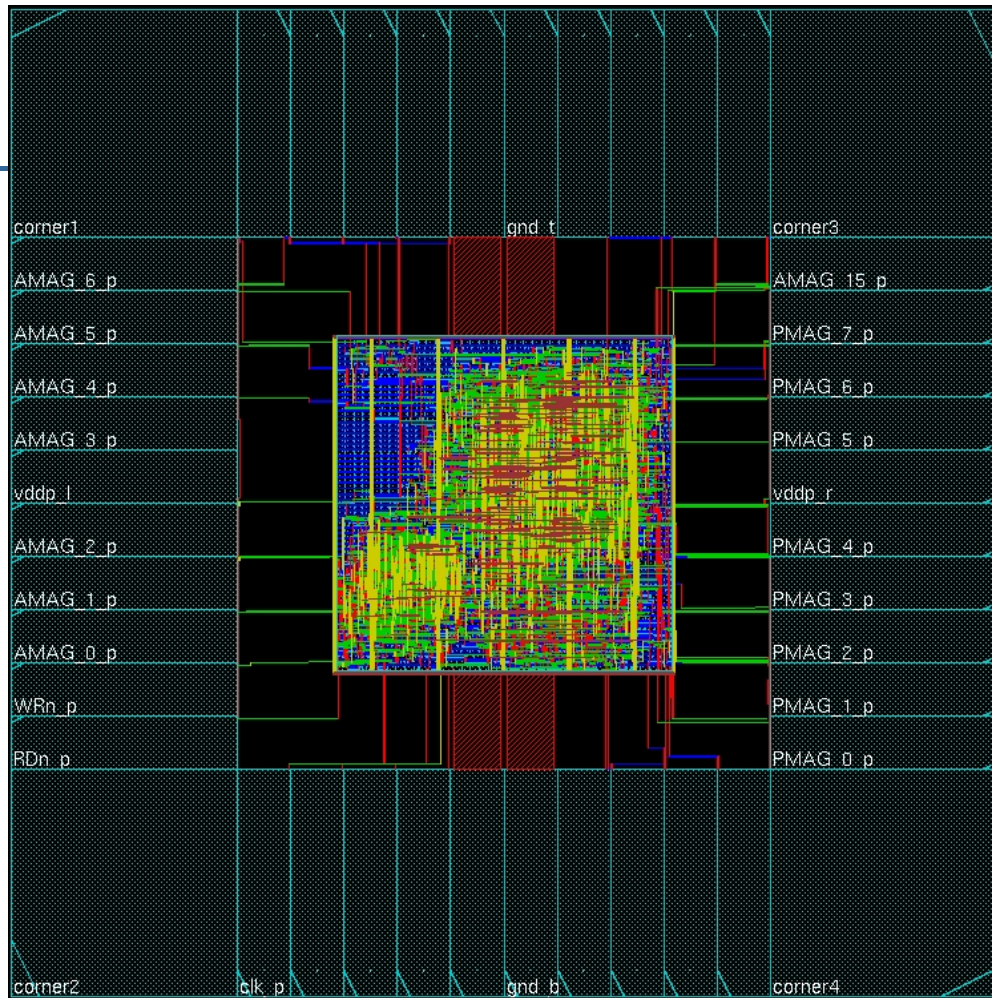


Микропроцесорски системи



Современи процесорски архитектури





Вградливи компјутерски системи



Xilinx ML505-V5LX110T



USB кабел

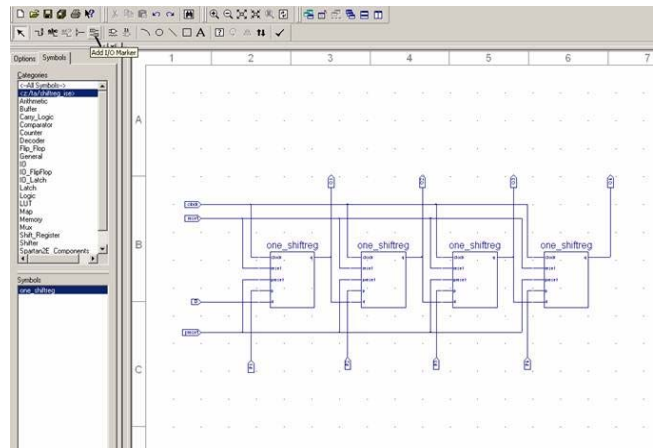


5V напојување



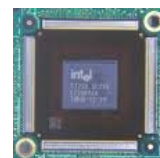
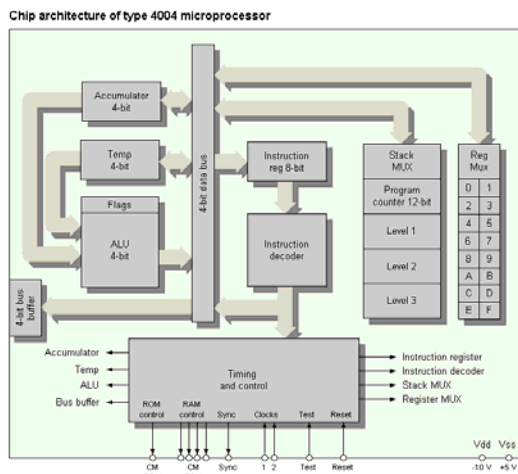
VHDL опис на хардвер

```
1 -- One_shiftreg.vhd
2 -- Version: v1.1
3 -- By yinyin Liu
4
5 library IEEE;
6 use IEEE.std_logic_1164.all;
7 use IEEE.std_logic_unsigned.all;
8
9 entity One_shiftreg is
10     port (clock: in STD_LOGIC;
11           reset: in STD_LOGIC;
12           preset: in STD_LOGIC;
13           P: in STD_LOGIC; -- loaded data
14           D: in STD_LOGIC;
15           Q: out STD_LOGIC -- output data bit
16           );
17
18 end entity One_shiftreg;
19
20 architecture RTL of One_shiftreg is
21
22 begin
23     shift: process (clock, preset, reset)
24     begin
25         if (reset = '1') then -- RESET the reg
26             Q <= '0';
27         else
28             Q <= D;
29         end if;
30     end process;
31 end architecture RTL;
```



Проектирање на процесори

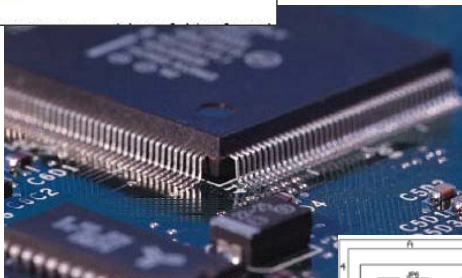
- Дизајн на архитектура на процесори и процесорски јадра
- Мрежни процесори
- Општонаменски процесори





Развојна околина за моделирање процесори

```
RAM uint64 prog_mem
{
    SIZE(PMEM_SIZE);
    BLOCKSIZE(64);
}
OPERATION addiu IN pipe.EX
{
    CODING { 0b000000 }
    SYNTAX {"addiu"}
    BEHAVIOR
    {
```



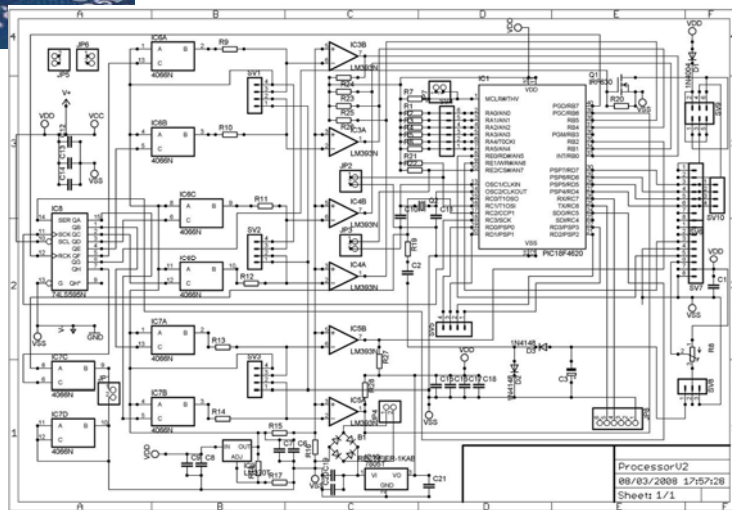
Symbol	Address	Instruction	Disassembly
	00000000	000000000000	nop
	00000008	000110010000 1dc r1, 0x00000005	
	00000010	000110020000 1dc r2, 0x00000009	
	00000018	00000290201 sh, r1,r2, 0x0000	
	00000020	000000000000	nop

C:\WINDOWS\system32\cmd.exe

This program is proprietary and confidential information of CoWare and may be used and disclosed only as authorized in a license agreement controlling such use and disclosure.

Ok

E:\LISA models\NET_RISC_2009.1.1\win32\bin\lasm.exe proba.asm

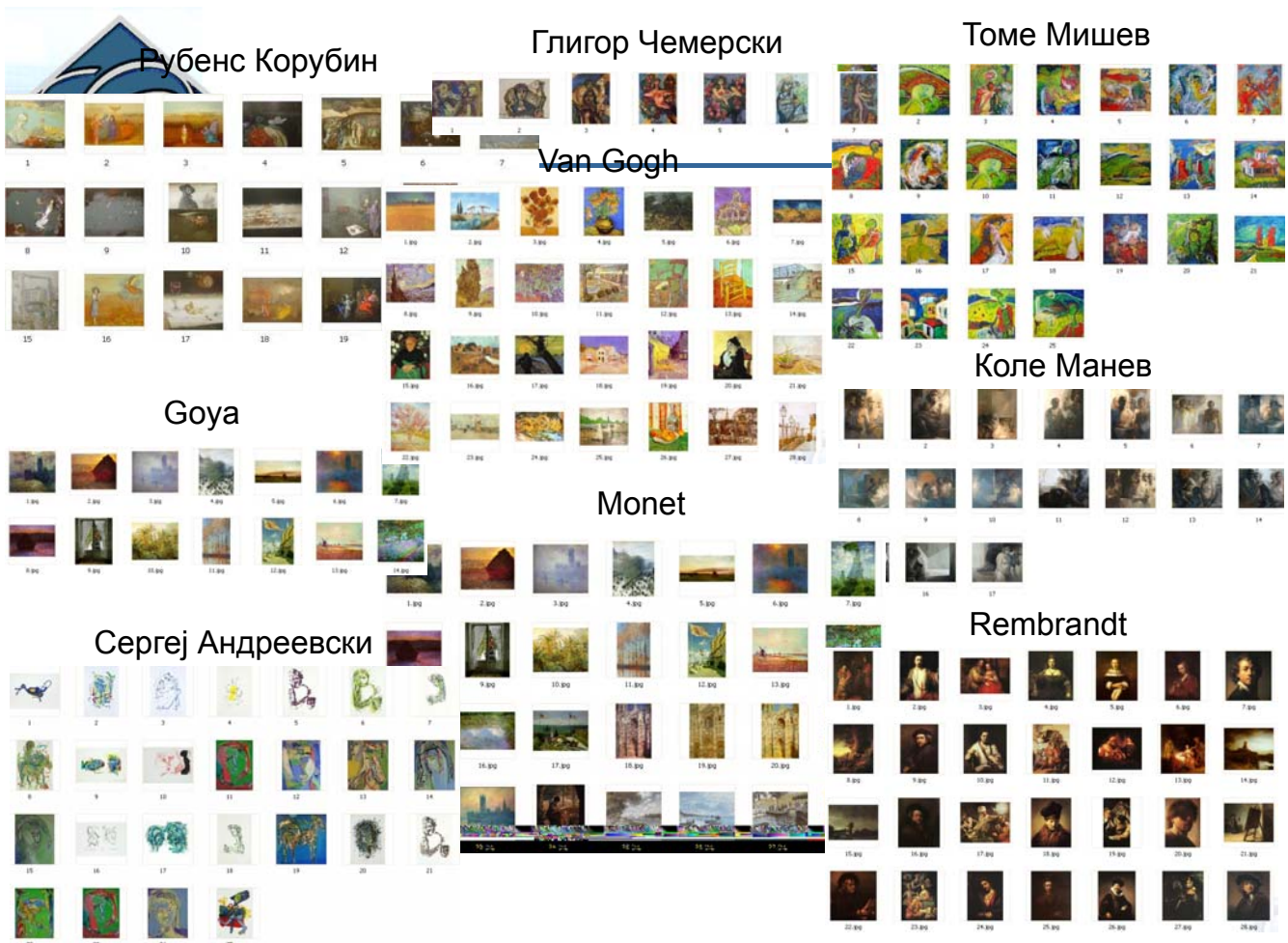


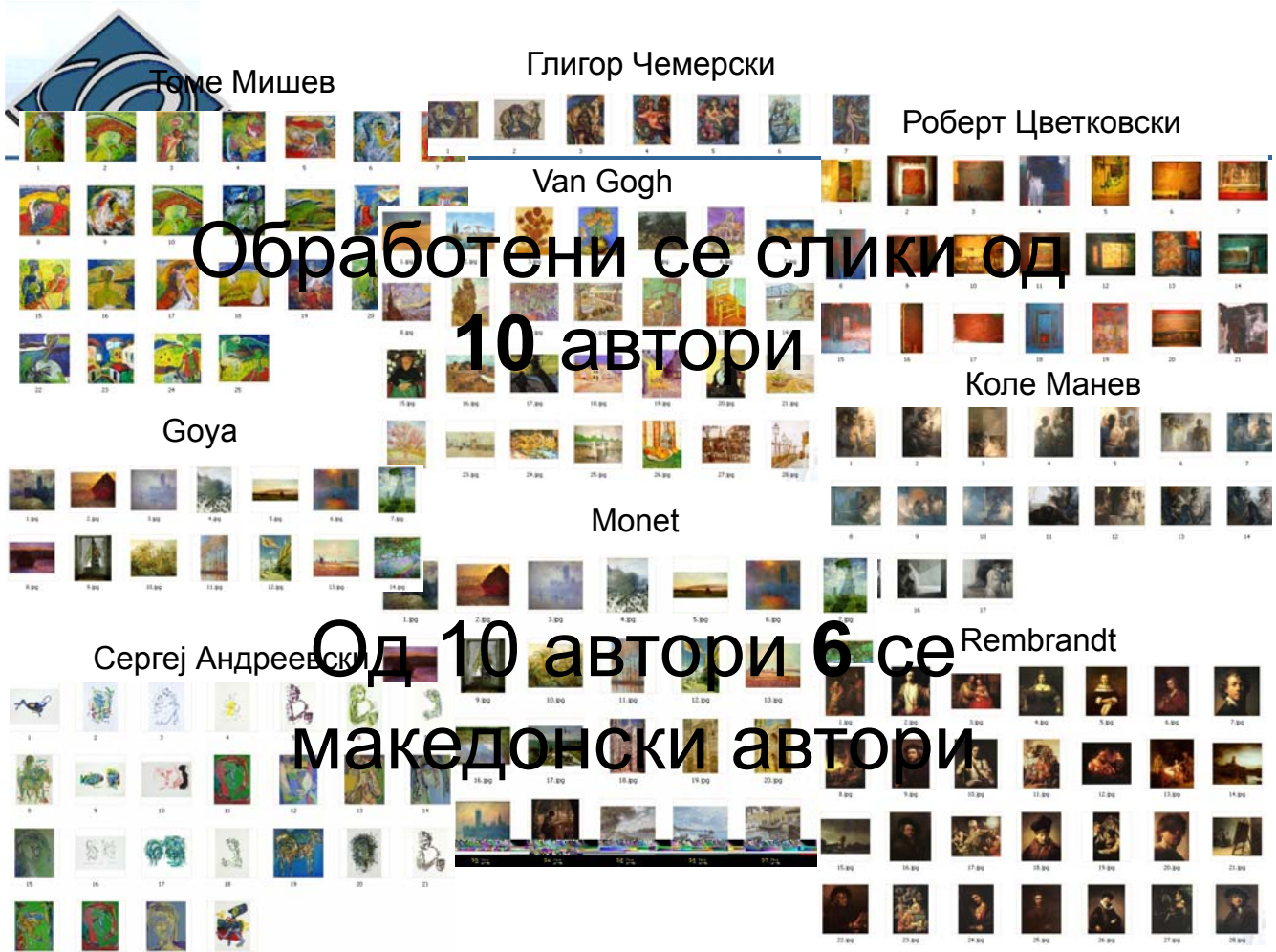


Примена

Фрактална анализа при дигитална обработка на слика

- Фрактално кодирање на слика
- Комплексност на уметничките слики во дигитален формат
- Примена: препознавање на карактеристиките на авторот на делото од аспект на:
 - употребениот колорит
 - сложеноста на текстурата на сликата
 - употребената техника
 - динамиката на контрастите





- Просторно-временска анализа на сензорски податоци
- Моделирање и предикција на природни феномени
- Географски информации системи
- Креирање на бази на сензорски податоци



ФЕИТ

- Електроенергетика, автоматизација и обновливи извори на енергија (ЕАОИЕ)



ФЕИТ

- Електроенергетски системи (ЕЕС)





ФЕИТ

- **Електроенергетика, управување и менаџмент (ЕЕУМ)**



ФЕИТ

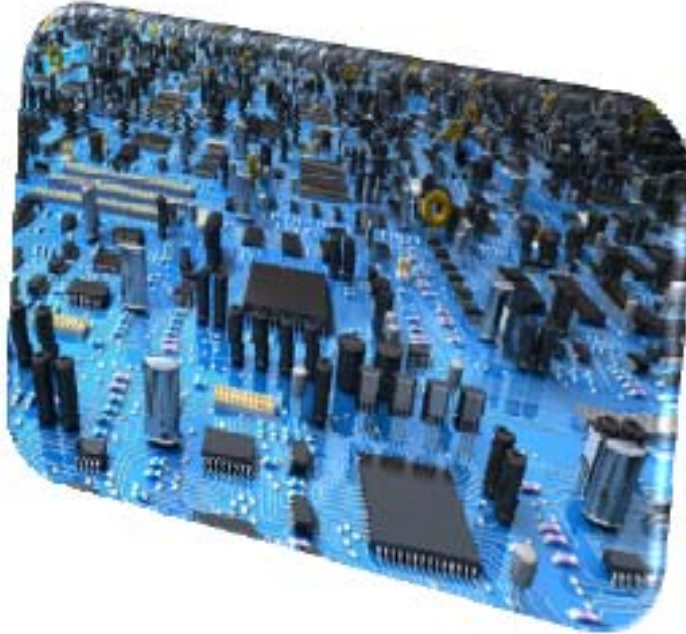
- **Компјутерско системско инженерство, автоматика и роботика (КСИАР)**





ФЕИТ

- Компјутерско хардверско инженерство и електроника (КХИЕ)



ФЕИТ

- Телекомуникации и информациско инженерство (ТКИИ)

