

1. Наслов на наставниот предмет	VLSI дизајн			
2. Код				
3. Студиска програма	КХИЕ			
4. Организатор на студиската програма	Факултет за електротехника и информациски технологии			
5. Степен	Прв циклус на студии			
6. Академска година/семестар	III/6	7. Број на ЕКТС	6	
8. Наставник	Доц.. д-р Катерина Ралева			
9. Предуслов за запишување на предметот				
10. Цели на предметната програма (компетенции)				
- Запознавање со принципите на дизајнирање на основните електронски граѓбени елементи во CMOS технологија и ограничувањата кои произлегуваат од технолошкиот дизајн.				
11. Содржина на програмата				
Вовед во VLSI дизајн. Скалирање на CMOS технологија. Топологија на CMOS интегрирани кола. MOSIS правила за скалирање на CMOS дизајн. Карактеризација и проценка на перформанси на VLSI CMOS интегрираните кола. CMOS и NMOS пропусна порта. Фамилија со пропусни порти (Pass-transistor logic). Динамички CMOS инвертор, каскадирање, домино логика. Дизајн на комбинациони кола. Регистри и бројачи. Методи за дизајн на секвенцијални кола. Програмабилни логички направи. Репрограмабилни мемории (ROM, PROM, EPROM, EEPROM, FLASH). Мемории со произволен пристап (SRAM). Наменски RAM мемории (асинхрони DRAM), Синхрони DRAM мемории (SDRAM, DDR, RDRAM).				
12. Методи на учење				
Предавања поддржани со презентации преку слајдови, интерактивни предавања, вежби (користење на опрема и софтверски пакети), самостојно решавање домашни задачи, учење во електронско опкружување (форуми, консултации).				
13. Вкупен расположив фонд на часови	180 часови			
14. Распределба на расположивото време	3+1+1+0			
15. Форми на наставните активности	15.1. Предавања – теоретска настава	45 часови		
	15.2. Вежби, семинари, тимска работа	30 часови		
16. Други форми на активност	16.1. Проектни задачи	часови		
	16.2. Самостојни задачи	25часови		
	16.3. Домашно учење	80часови		
17. Начини на оценување	17.1. Тестови	20 бодови		
	17.2. Семинарска работа/проект/задачи	20 бодови		
	17.3. Активност и учење	10 бодови		
	17.4. Завршен испит	50 бодови		
18. Критериуми за оценување	до 50 бодови	5 (пет) (F)		
	од 51 до 60 бодови	6 (шест) (E)		
	од 61 до 70 бодови	7 (седум) (D)		
	од 71 до 80 бодови	8 (осум) (C)		
	од 81 до 90 бодови	9 (девет) (B)		
	од 91 до 100 бодови	10 (десет) (A)		
19. Услов за потпис и полагање на завршен испит	Успешно реализирани лабораториски вежби			
20. Јазик на кој се изведува наставата	Македонски			
21. Метод на следење на квалитетот на наставата	Интерна евалуација и анкети			
22. Литература				
22.1. Задолжителна литература				
Бр.	Автор	Наслов	Издавач	Година
1	D. Harris and S. Harris	Digital Design and Computer Architecture	Morgan Kauffman	2007

2	Jan M. Rabaey, Anantha Chandrakasan, and Borivoje Nikolic	Digital Integrated Circuits – A Design Perspective	Prentice-Hall	2003
22.2 Дополнителна литература				
1	S.Tesic, D. Vasiljevic	Zbirka zadataka iz digitalne elektronike	Naucna knjiga, Beograd	