

| | | | |
|-----|------------------------------------|--|------------|
| 1. | Наставен предмет | КОМПЈУТЕРСКА ЕЛЕКТРОНИКА 2 | |
| 2. | Шифра | ETF053Z06 | |
| 3. | Студиска програма | ИКИ | |
| 4. | Семестар (изборност) | зимски (изборен) | |
| 5. | Цели на предметот | Запознавање со хардверот на дигиталните електронски системи | |
| 6. | Оспособен за | Анализа и проектирање на дигитални интегрирани електронски склопови и системи | |
| 7. | Услов за запишување на предметот | Компјутерска електроника 1 | |
| 8. | Основна литература | 1. Љ. Пановски, Дигитална електроника, итерна скрипта, 1997, учебник во подготовка 2. Д. Б. Живковиќ, М. В. Поповиќ: Импулсна и дигитална електроника, Академска мисао, ЕТФ Белград, 2000 3. У.Перушко, Дигитална електроника: логичко и електричко проектирање, Школска књига, Загреб, 1996 | |
| 9. | Број на кредити | 6 | |
| 10. | Вкупен расположив фонд на време | 6 ECTS x30 часа = 180 часа | |
| 11. | Распределба на расположивото време | | |
| | 11.1. | П - Предавања-теоретска настава (14 недели x 3 часа) | 45 часа |
| | 11.2. | ЛВ - Лабораториски вежби (15 недели x 1 час) | 15 часа |
| | 11.3. | АВ - Аудиторни вежби, консултации (15 недели x 1 час) | 15 часа |
| | 11.4. | СУ - Самостојно учење | 102 часа |
| | 11.5. | ПЗ - Проверка на знаење(1 x 3 часа) | 3 часа |
| | 11.6. | СЗ - Семинарски работи, самостојни задачи | 0 часа |
| 12. | Оценување | | |
| | 12.1. | Посетеност на настава, активност на час | 5 бода |
| | 12.2. | Парцијални испити (2 x 90 бода) | 180 бода |
| | 12.3. | Тестови | 0 бода |
| | 12.4. | Семинарски работи и самостојни задачи | 0 бода |
| | 12.5. | Лабораториски вежби | 15 бода |
| | Забелешка: | Оценки: | |
| | | од 120 до 136 бода | 6 (шест) |
| | | од 137 до 152 | 7(седум) |
| | | од 153 до 168 | 8 (осум) |
| | | од 169 до 184 | 9 (девет) |
| | | од 185 до 200 | 10 (десет) |
| 13. | Услов за потпис и формален испит | Изработени лабораториски вежби | |

ПЛАНИРАЊЕ АКТИВНОСТИ ЗА НАСТАВНИОТ ПРЕДМЕТ *КОМПЈУТЕРСКА ЕЛЕКТРОНИКА 2*

| недела | Предавања - теоретска настава | | Аудиторни и лабораториски вежби | |
|-------------|-------------------------------|---|---------------------------------|--|
| | часа | Тема | часа | тема |
| I. | 3 | Основни логички порти во биполарна технологија: RTL, DTL и TTL техника: отворен колектор; три состојби. | 1 | Преносна карактеристика на TTL-кола |
| | | | 1 | Влезни и излезни карактеристики на TTL-кола |
| II. | 3 | Основни логички порти во ECL- техника; серии ECL-кола; поврзувања меѓу TTL и ECL. Основни логички порти во униполарна технологија: NMOS и CMOS техника; општа структура; CMOS со три состојби | 1 | Преносна карактеристика на ECL-кола |
| | | | 1 | Преносни карактеристики на логички кола во CMOS-технологија |
| III. | 3 | CMOS-фамилии; поврзувања меѓу TTL и CMOS; нисконапонски CMOS-фамилии; псевдо-NMOS. | 1 | Интерни структури на логичките кола на CMOS-технологија |
| | | | 1 | Комплексни логички кола, интерни структури |
| IV. | 3 | CMOS и NMOS-пропусна порта; фамилии со пропусни порти; PTL и GTL-реализација на логички функции; трансляција на ниво. Динамички CMOS-инвертор; каскадирање; домино логика. | 1 | Компатибилност на разнородни логички фамилии |
| | | | 1 | Аналогни прекинувачи во CMOS-технологија |
| V. | 3 | Флипфлопови: асинхрони флипфлопови со статички и динамички влезови; синхрони, импулснопрефрлани и рабнопрефрлани флипфлопови. Комбинациони кола: декодери; кодери; конвертори на кодови; мултиплексери; демултиплексери; мултиплексери/демултиплексери. | 1 | Линеарен режим на работа на логичките кола |
| | | | 1 | Интерни структури на флипфлопови |
| VI. | 3 | Регистри и бројачи: стационарни и поместувачки регистри; асинхрони бинарни и небинарни бројачи; синхрони бинарни и небинарни бројачи; реверзибилни бројачи; програмабилни бројачи; синтеза. | 1 | Бројачи, временски дијаграми |
| | | | 1 | TTL-кола |
| VII. | 3 | Програмабилни логички направи: комбинациони и секвенцијални SPLD; CPLD; FPGA. | 1 | Опис на елементарни кола со VHDL |
| | | | 1 | CMOS-кола |
| VIII. | 3 | Прв парцијален испит | 2 | Консултации и подготовка за парцијалниот испит |
| | | | | |
| IX. | 3 | S/H-кола: S/H-кола со отворена и затворена јамка; основни параметри. D/A-конвертори: класификација; основни карактеристики; тестирање; D/A-конвертори со скалирање на струја, на напон и на полнеж. | 1 | Основни структури на S/H-кола |
| | | | 1 | Аналогни прекинувачи |
| X. | 3 | A/D-конвертори: класификација и основни карактеристики; тестирање; Flash A/D-конвертор; A/D-конвертор со последователни приближувања; Бројачки A/D-конвертор. | 1 | Основни кола на D/A-конвертори |
| | | | 1 | S/H-кола |
| XI. | 3 | Сериски A/D-конвертори; сигма-делта A/D-конвертори. Примена на S/H-коло со A/D- и D/A-конвертор. Примена на конверторите на податоци.. | 1 | Основни структури на A/D-конвертори |
| | | | 1 | D/A-конвертори |
| XII. | 3 | Репрограмабилни мемории: ROM, PROM, EPROM, EEPROM, FLASH-мемории. | 2 | A/D-конвертор Опис и анализа на логички кола со помош на VHDL |
| | | | 2 | Комбинациони структури со мемориски компоненти |
| XIII. | 3 | Мемории со произволен пристап, SRAM: асинхрони статички RAM-мемории; организација; временски дијаграми; CMOS RAM со претходно полнење; TTL и ECL RAM; F/T и P/L-организација на синхрона RAM-меморија. | | |
| | | | | |
| XIV. | 3 | Наменски RAM мемории: асоцијативна; двотерминална; SRAM-базирана FIFO. Асинхрони DRAM: Архитектури со отворени/превиткани битски линии; организација и временски дијаграми кај стандардна динамичка RAM-меморија; FPM и EDO; освежување. | 2 | Перформанси на CMOS-мемориски компоненти Перформанси на EPROM-мемории |
| | | | | |
| XV. | 3 | Синхрони DRAM-мемории: SDRAM, DDR, RDRAM. | 1 | Повторување и подготовка за вториот парцијален испит |
| | | | 1 | Колоквирање на лабораториските вежби |
| Збир | 45 | | 30 | |