

1. Наслов на наставниот предмет		Проектирање системи со HDL		
2. Код				
3. Студиска програма		Компјутерски технологии и инженерство		
4. Организатор на студиската програма		Факултет за електротехника и информациски технологии		
5. Степен		Прв циклус на студии		
6. Академска година/семестар		III/5	7. Број на ЕКТС	6
8. Наставник		доц. д-р Катерина Ралева		
9. Предуслов за запишување на предметот		Нема		
10. Цели на предметната програма (компетенции) Совладување техники и принципи за проектирање на дигитални системи со помош на јазици за опис на хардвер. Изучување техники за подобрување на точност и перформанси на симулации. Разгледување на проблемите при синтеза.				
11. Содржина на програмата Проектирање дигитални системи со јазик за опис на хардвер. Користење на софтверски платформи за симулација, тестирање и синтеза на дигитални системи. Креирање на IP-јадра во HDL. Користење на IP-јадра како составни делови за изработка на сложени дигитални системи. Дизајнирање на систем-во-чип со HDL. Опис на процесори во HDL. Опис на магистрала во HDL.				
12. Методи на учење Лабораториски вежби, практична работа и настава.				
13. Вкупен расположив фонд на часови		180 часови		
14. Распределба на расположивото време		2+2+1+0		
15. Форми на наставните активности	15.1. Предавања – теоретска настава		30 часови	
	15.2. Аудиториски вежби		30 часови	
	15.3. Лабораториски вежби		15 часови	
	15.4. Семинари, тимска работа		30 часови	
16. Други форми на активност	16.1. Проектни задачи		30 часови	
	16.2. Самостојни задачи		20 часови	
	16.3. Домашно учење		25 часови	
17. Начини на оценување	17.1. Тестови		10 бодови	
	17.2. Семинарска работа/проект		15 бодови	
	17.3. Активност и учење		5 бодови	
	17.4. Завршен испит		70 бодови	
18. Критериуми за оценување	до 50 бодови		5 (пет) (F)	
	од 51 до 60 бодови		6 (шест) (E)	
	од 61 до 70 бодови		7 (седум) (D)	
	од 71 до 80 бодови		8 (осум) (C)	
	од 81 до 90 бодови		9 (девет) (B)	
	од 91 до 100 бодови		10 (десет) (A)	
19. Услов за потпис и полагање на завршен испит		Исполнување на активностите од 15.1 до 15.3		
20. Јазик на кој се изведува наставата		Македонски		
21. Метод на следење на квалитетот на наставата		Интерна евалуација и анкети		
22. Литература				
22.1. Задолжителна литература				
Бр.	Автор	Наслов	Издавач	Година
1	Z. Navabi	VHDL:Modular Design and Synthesis of Cores and Systems, 3 rd Edition	McGraw-Hill Professional	2007
2	M. Zvolinski	Digital System Design with VHDL, 2 nd Edition	Prentice Hall	2004
3	P.P. Chu	RTL Hardware Design Using VHDL: Coding for Efficiency, Portability, and Scalability	Wiley-IEEE Press	2006
22.2. Дополнителна литература				
Бр.	Автор	Наслов	Издавач	Година