

1. Наслов на наставниот предмет		Логички кола и компјутерски архитектури	
2. Код			
3. Студиска програма		КСИАР	
4. Организатор на студиската програма		Факултет за електротехника и информациски технологии	
5. Степен		Прв циклус на студии	
6. Академска година/семестар		II/3	7. Број на ЕКТС 6
8. Наставник		Проф. д-р Марија Кацарска	
9. Предуслов за запишување на предметот		нема	
10. Цели на предметната програма (компетенции) Запознавање со основните постапки и закони за анализа и проектирање на логички кола и логички мрежи. Запознавање на дигиталните електронски компоненти и постапките за нивна анализа. Познавање на архитектури на компјутерските системи, поврзување со меморија, меморија за складирање и други влезно/излезни уреди. Компетенции: Анализа и проектирање на логички кола и мрежи. Употреба на постапките за проектирање на дигитални електронски компоненти.			
11. Содржина на програмата Основи на Булова и прекинувачка алгебра. Логички променливи, изрази и функции. Приказ на логички функции и универзални множества. Анализа на логички функции. Синтеза на логички функции. Комбинациони логички мрежи. Методи за минимизација на комбинациони мрежи. Асинхрони секвенцијални компоненти. Синхрони секвенцијални компоненти. Секвенцијални логички мрежи, Мурова и Милиева секвенцијална мрежа. Претставување на секвенцијални мрежи, табела на премин на состојби и излези, дијаграми на премин на состојби и излези. Методи за минимизација на табели на премин и излези. Регистри и бројачи. Автомати со конечен број состојби. Контролна единица и податочни патеки во процесор. Основна архитектура на компјутер со меморија. Имплементации на контролна единица во процесор. Современи микропроцесорски архитектури.. Едно-магистрална и повеќе-магистрална интерна архитектура на процесор. Типови полупроводничка меморија.			
12. Методи на учење Лабораториски вежби, практична работа и настава.			
13. Вкупен расположив фонд на часови		180 часови	
14. Распределба на расположивото време		2+2+1+0	
15. Форми на наставните активности	15.1. Предавања – теоретска настава	30 часови	
	15.2. Аудиториски вежби	30 часови	
	15.3. Лабораториски вежби	15 часови	
	15.4. Семинари, тимска работа	15 часови	
16. Други форми на активност	16.1. Проектни задачи	30 часови	
	16.2. Самостојни задачи	30 часови	
	16.3. Домашно учење	30 часови	
17. Начини на оценување	17.1. Тестови	10 бодови	
	17.2. Семинарска работа/проект	15 бодови	
	17.3. Активност и учење	5 бодови	
	17.4. Завршен испит	70 бодови	
18. Критериуми за оценување	до 50 бодови	5 (пет) (F)	
	од 51 до 60 бодови	6 (шест) (E)	
	од 61 до 70 бодови	7 (седум) (D)	
	од 71 до 80 бодови	8 (осум) (C)	
	од 81 до 90 бодови	9 (девет) (B)	
	од 91 до 100 бодови	10 (десет) (A)	
19. Услов за потпис и полагање		Исполнување на активностите од 15.1 до 15.3	

на завршен испит				
20.	Јазик на кој се изведува наставата	Македонски		
21.	Метод на следење на квалитетот на наставата	Интерна евалуација и анкети		
22. Литература				
22.1. Задолжителна литература				
Бр.	Автор	Наслов	Издавач	Година
1	McCluskey, E.J.	Logic Design Principles	Prentice-Hall Inc.	1986
2	N. Balabanian, B. S. Carlson	Digital Logic Design Principles	John Wiley & Sons	2001
3	M. Mano, C. Kime	Logic and Computer Design Fundamentals, 4 th edition,	Prentice Hall	2007
22.2. Дополнителна литература				
Бр.	Автор	Наслов	Издавач	Година
1	S. Brown, Z. Vranesic	Fundamentals of Digital Logic with VHDL Design 2000	McGraw Hill	2000
2				
3				